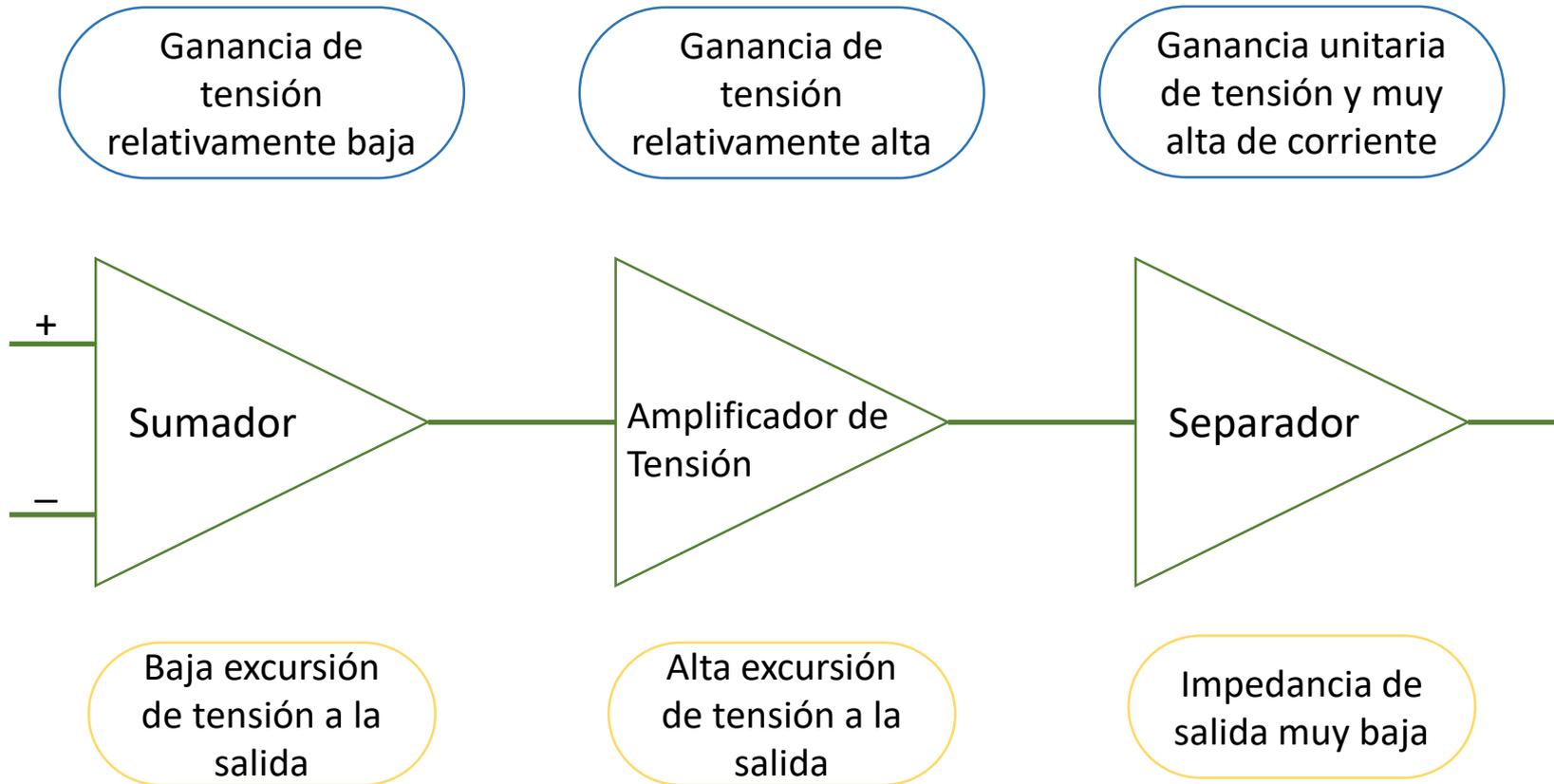


# ETAPA DE SALIDA EN CLASE B DE SIMETRÍA COMPLEMENTARIA

*ANÁLISIS DE LA POTENCIA MEDIA DISIPADA POR  
CADA TRANSISTOR EN FUNCIÓN DE LA EXCURSIÓN DE  
TENSIÓN DE SALIDA*

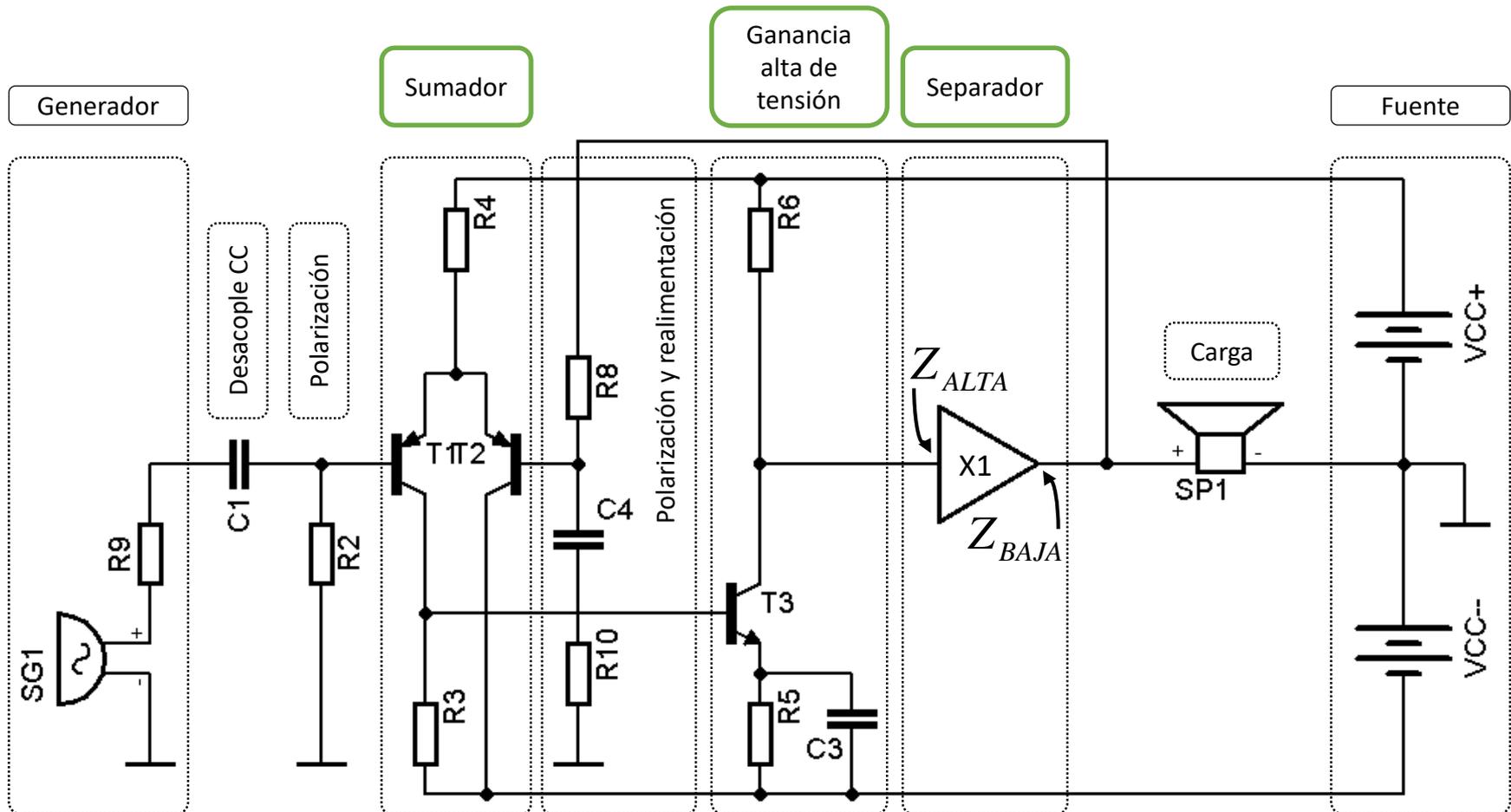
# Amplificador de tres etapas

- Es la configuración típica para amplificadores operacionales o de potencia para audio y ultrasonido

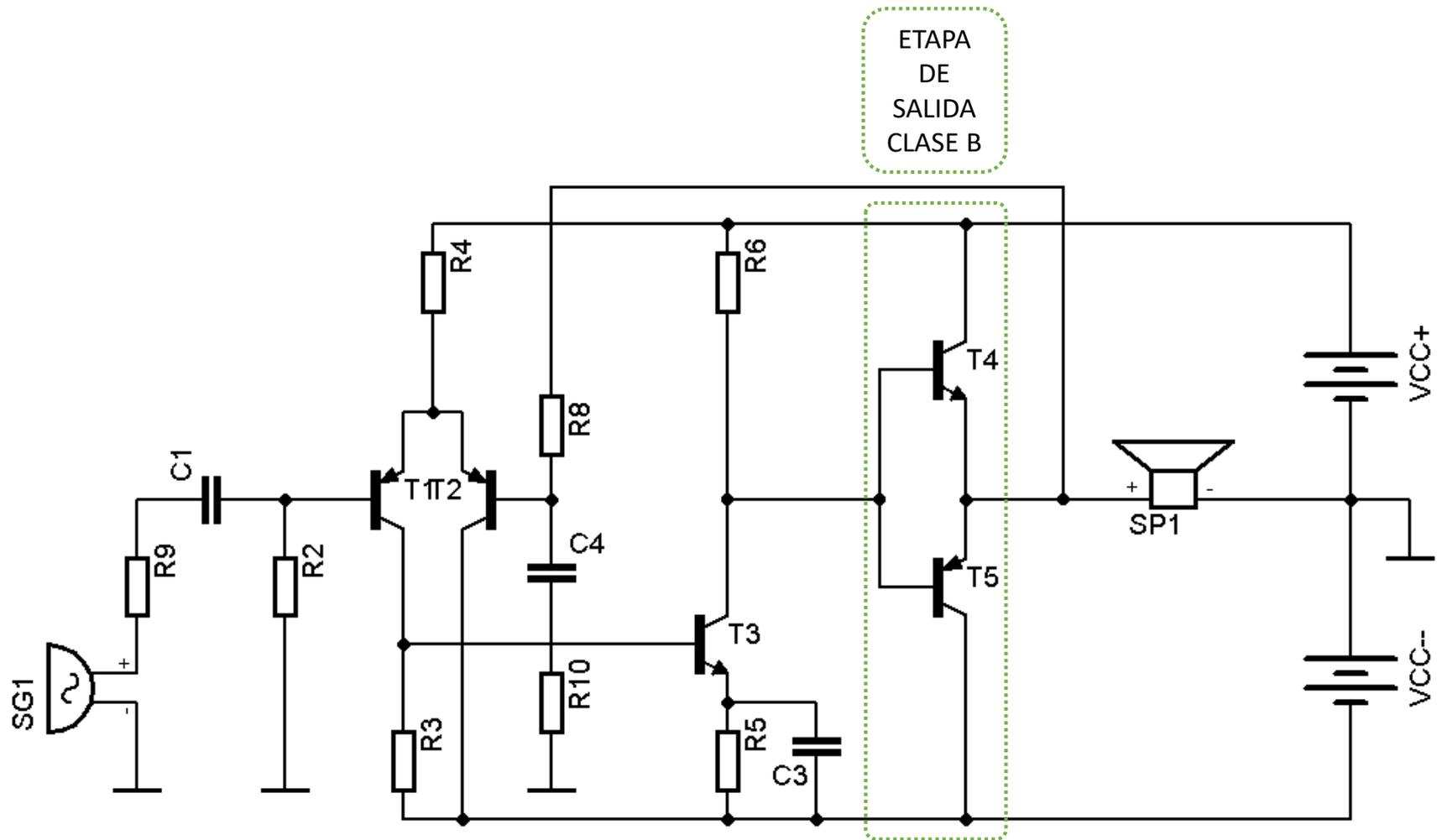


# Amplificador de tres etapas con realimentación

- Con la técnica de realimentación se estabiliza la polarización y la ganancia de tensión. También se logra relativamente alta impedancia de entrada, baja impedancia de salida y reducida distorsión armónica.
- Se opera con doble fuente en serie (o fuente dividida) fijando el punto medio como masa, lo que permite conectar directamente la carga sin capacitor de acoplamiento.



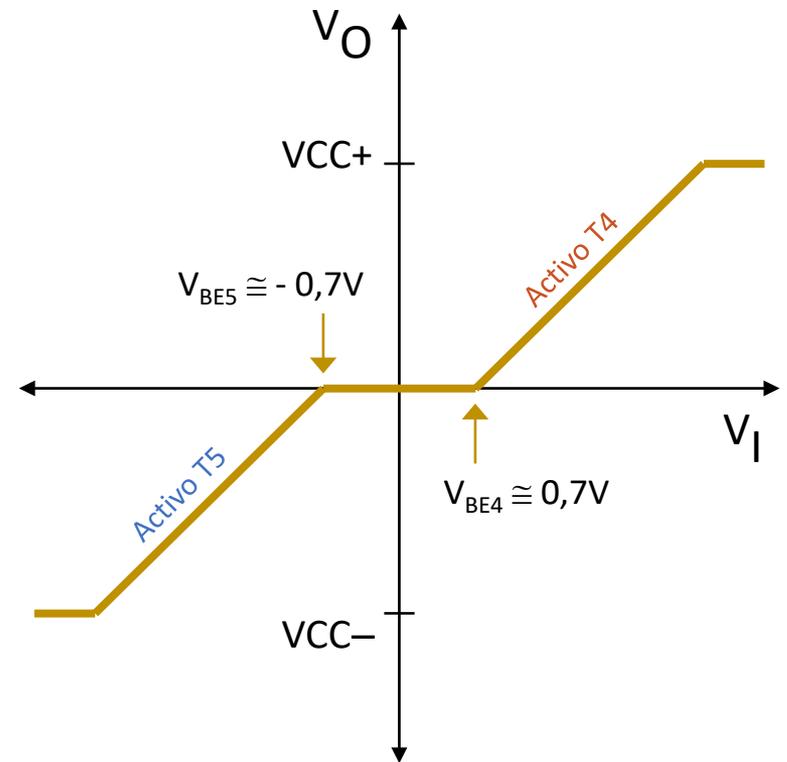
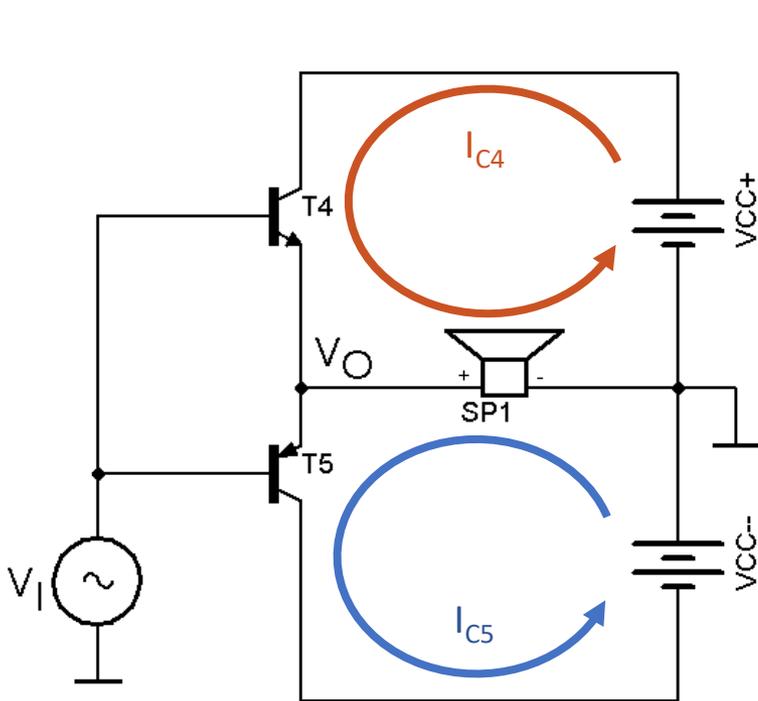
El separador se implementa con una etapa de salida clase B



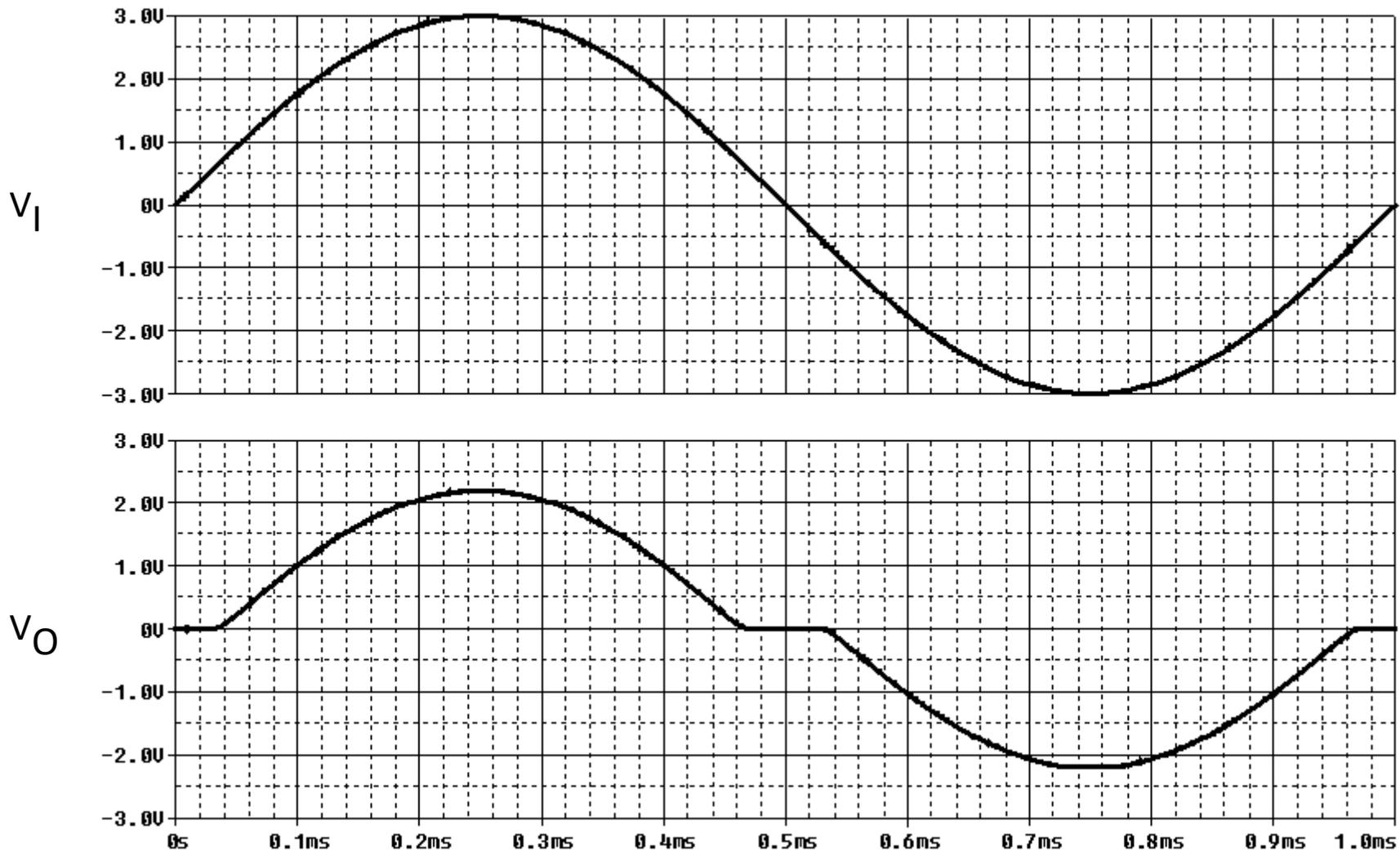
# Transferencia de la etapa de salida clase B

Sin corrección de cruce

- Los transistores T4 y T5 conducirán menos de  $180^\circ$  para una señal alterna  $V_i$
- La potencia que deberán disipar los colectores de T4 y T5 dependerá de  $V_o$

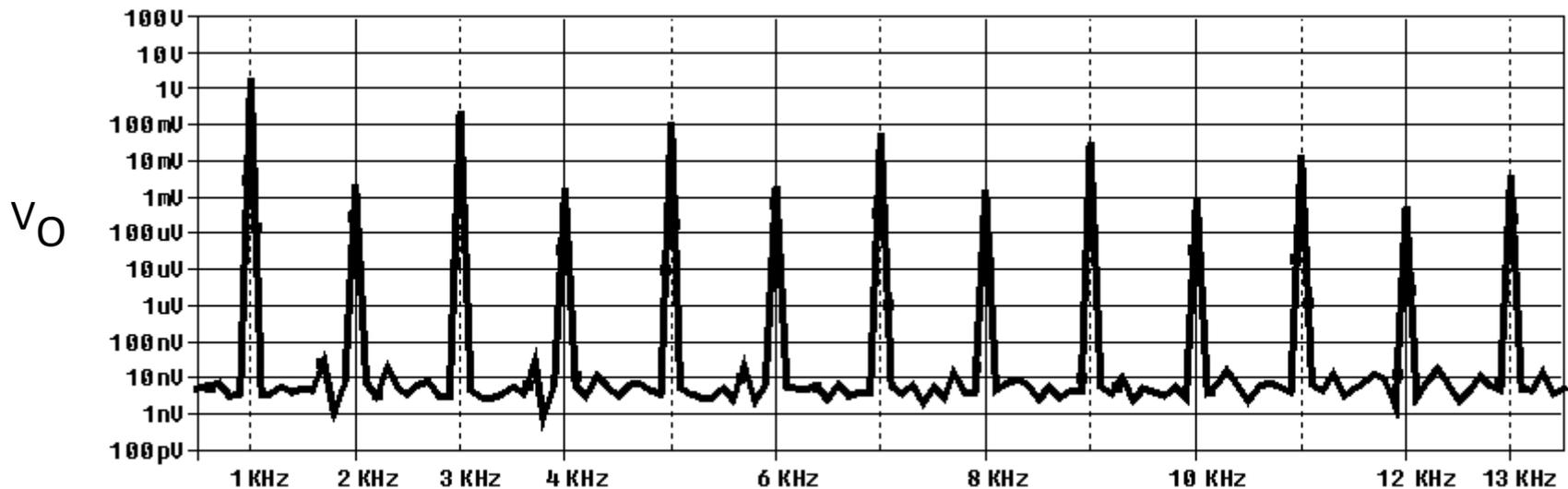


# Deformación de la señal de salida



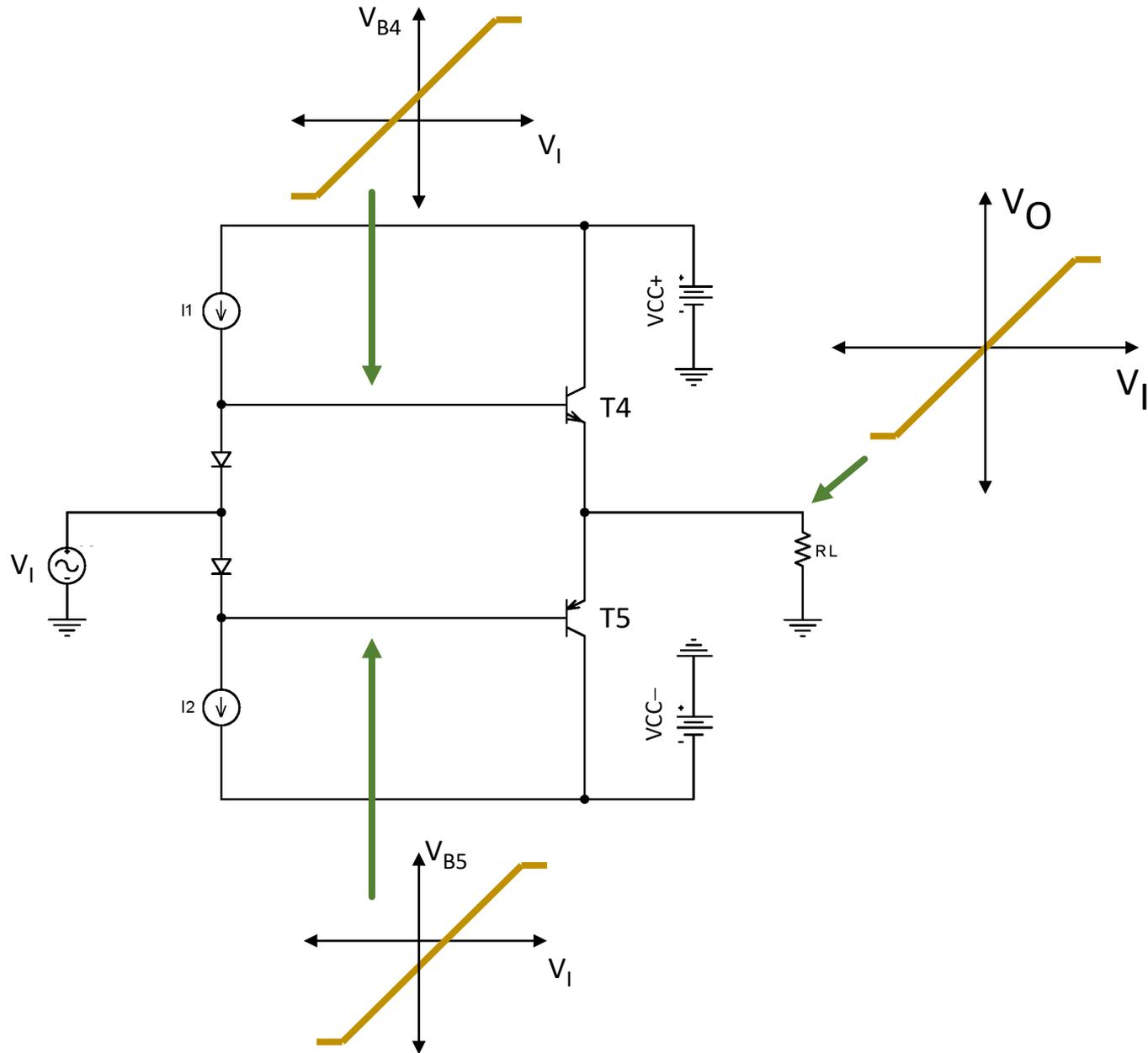
# Análisis espectral de la señal de salida

Distorsión armónica = 15% con  $V_i=3V_{pico}$

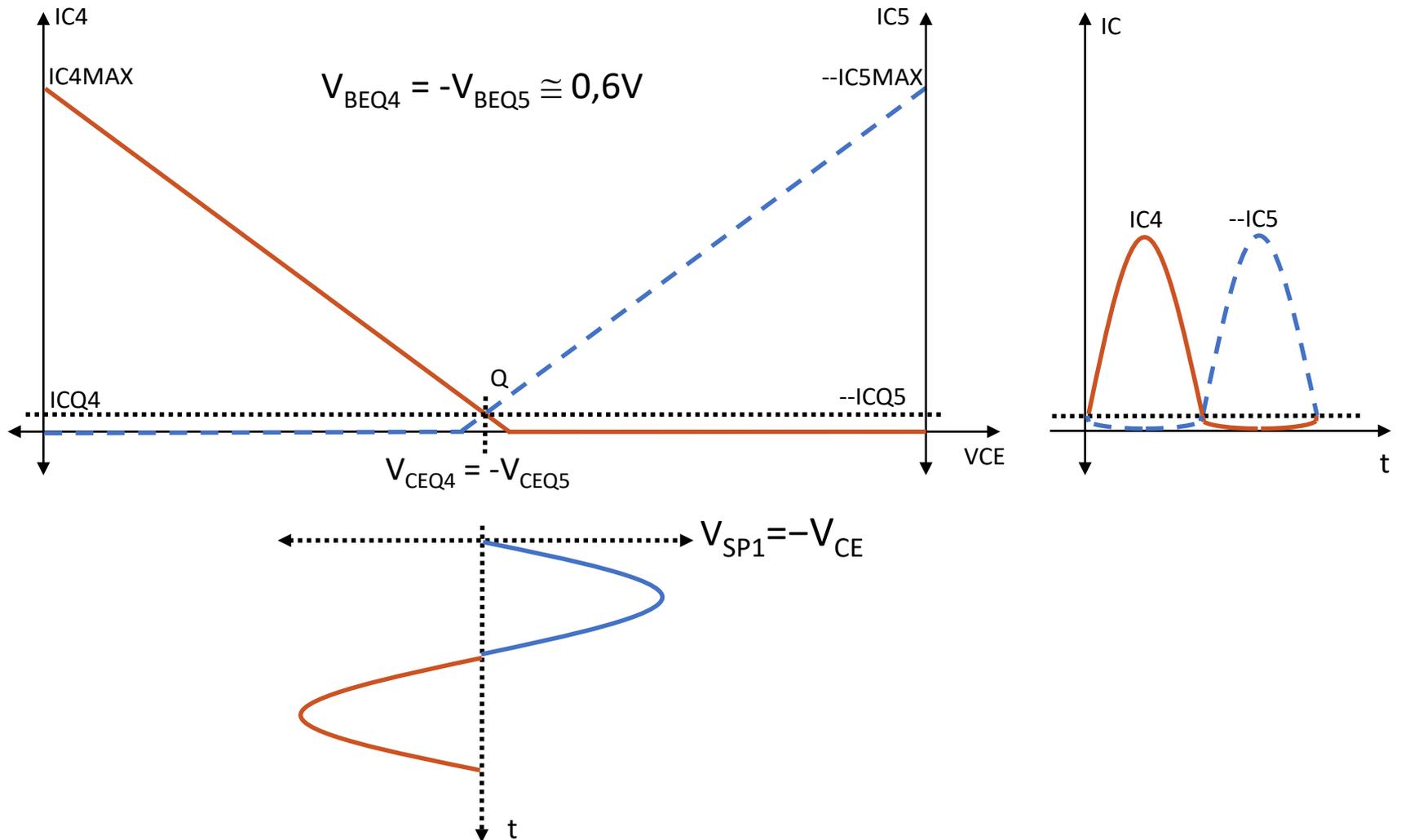


Notar la presencia de armónicas altas y la supremacía de las impares respecto de las pares, lo cual es típico de la distorsión por cruce.

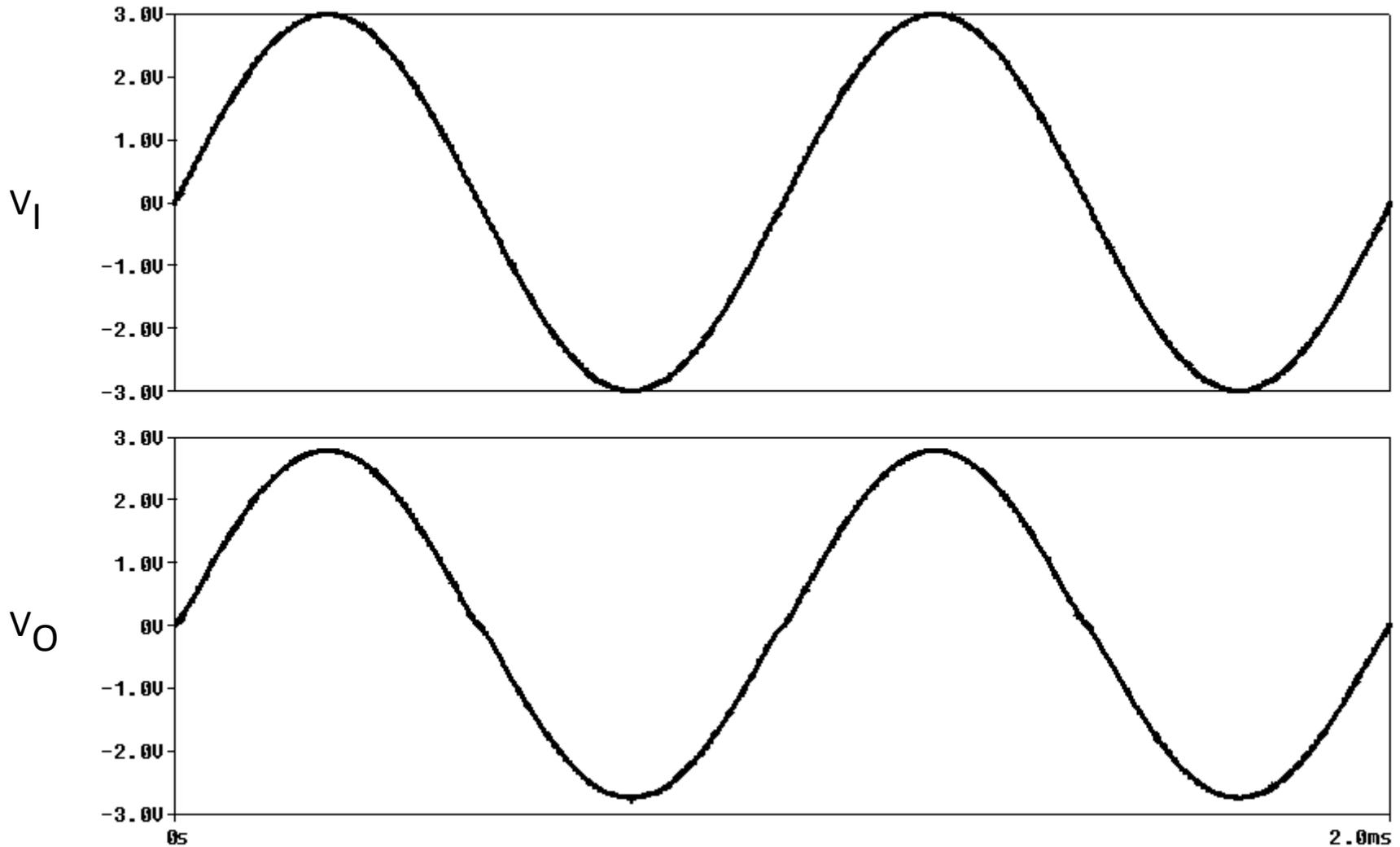
# Corrección del cruce por polarización con diodos



# Polarización de los transistores con $I_{CQ} = 1\text{mA}$



# Deformación de la señal de salida

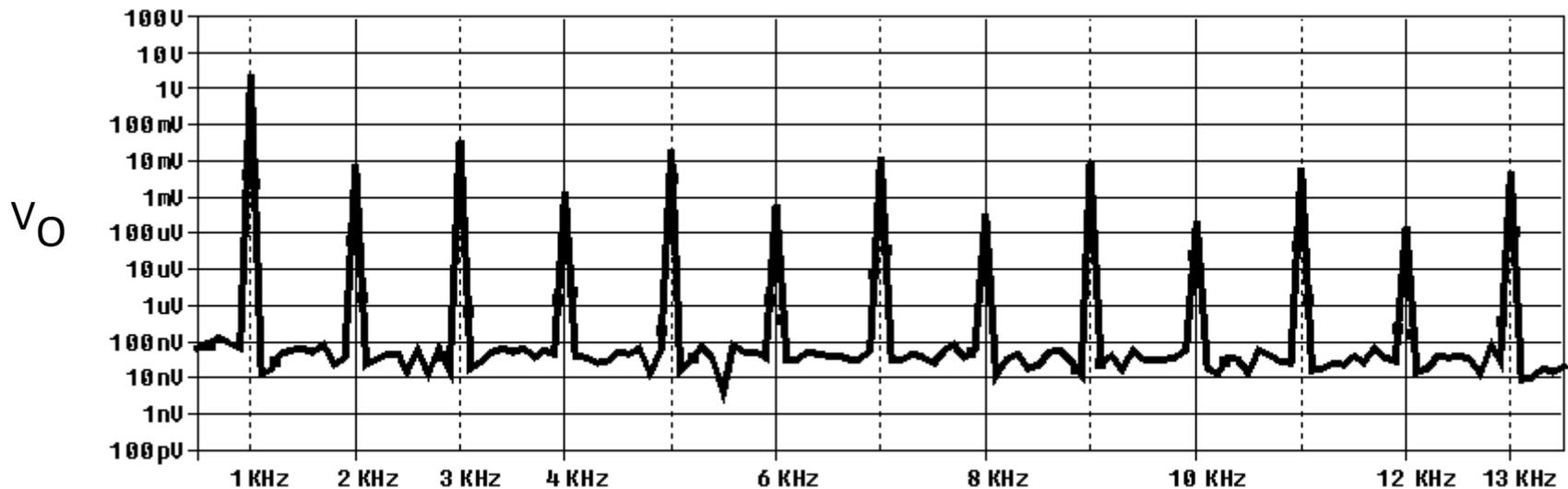


Distorsión armónica = 2% ,  $V_i=3V_{pico}$  ,  $I_{CQ}=1mA$

# Análisis espectral de la señal de salida

Distorsión armónica = 2% con  $V_i=3V_{pico}$

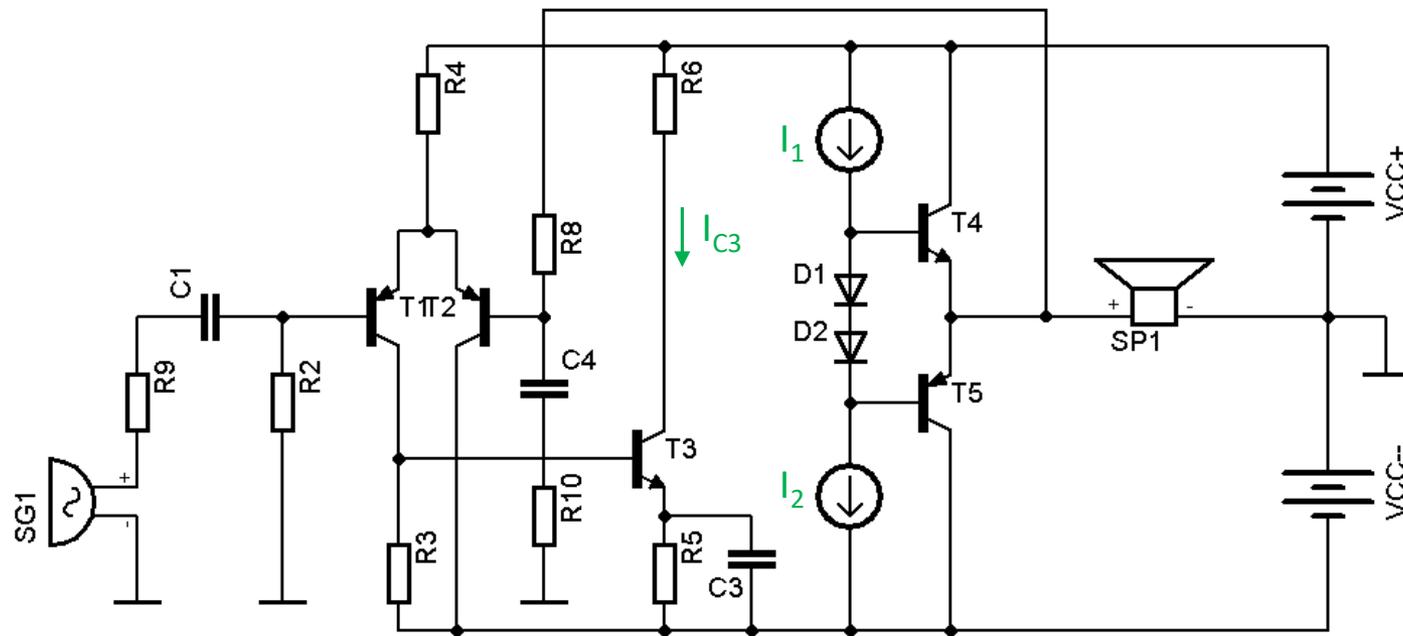
Polarizando los transistores con  $I_{CQ}=1mA$



Notar la reducción de la amplitud relativa de las armónicas impares

Incluyendo una etapa de salida clase B en el diseño del amplificador

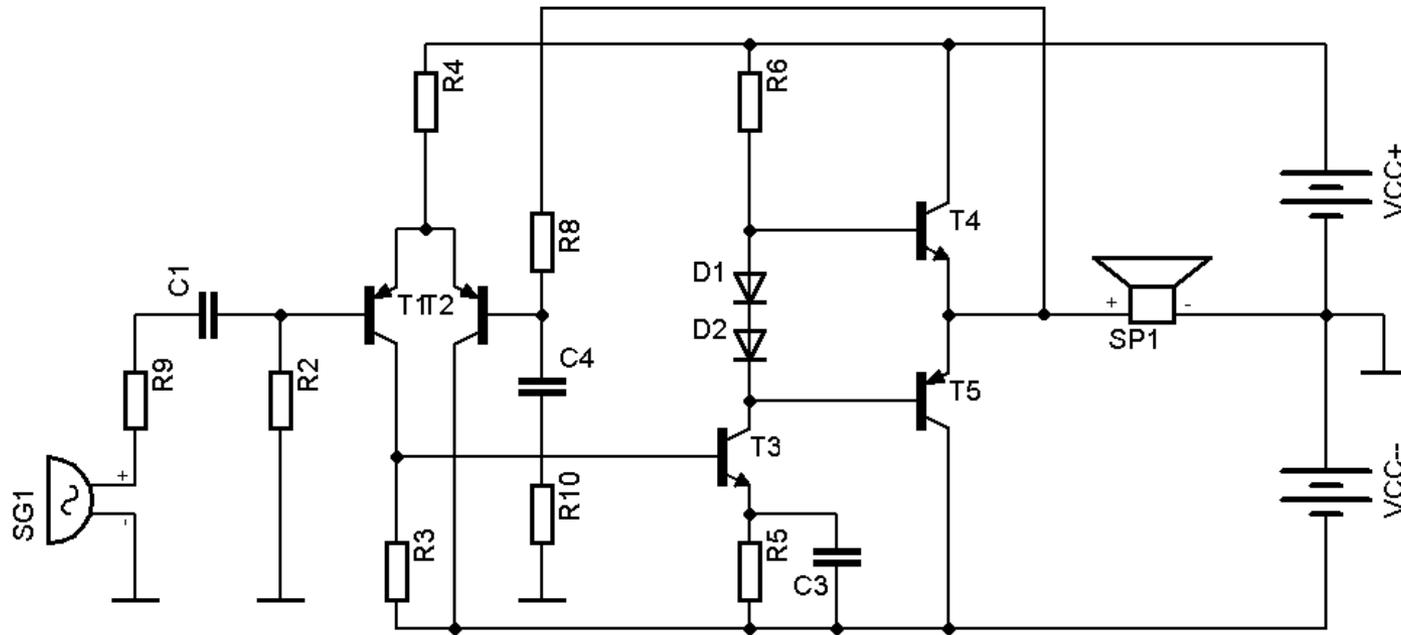
¿Cómo se fusiona la segunda etapa y la tercera etapa?



$$I_1 = I_2 = I_{C3}$$

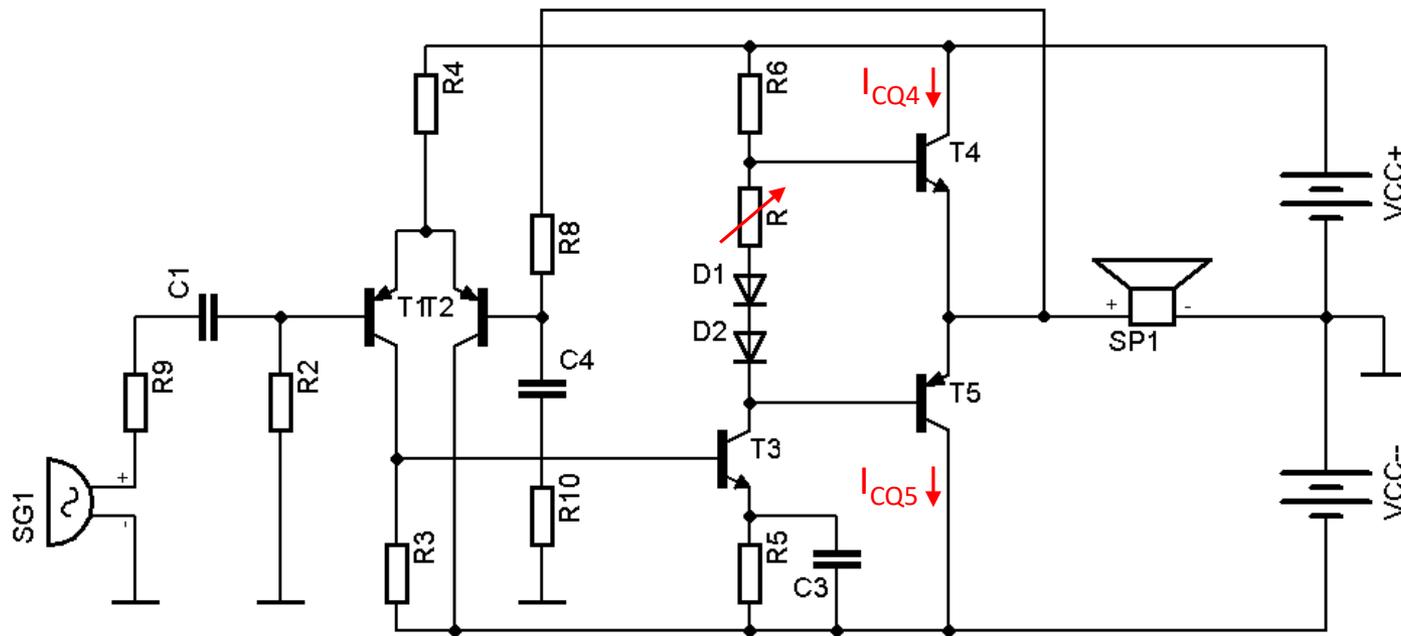
# Incluyendo una etapa de salida clase B en el diseño del amplificador

- La corriente de polarización de los diodos es la misma que la del colector de T3
- Los diodos tienen deriva térmica similar a la del transistores T4 y T5.



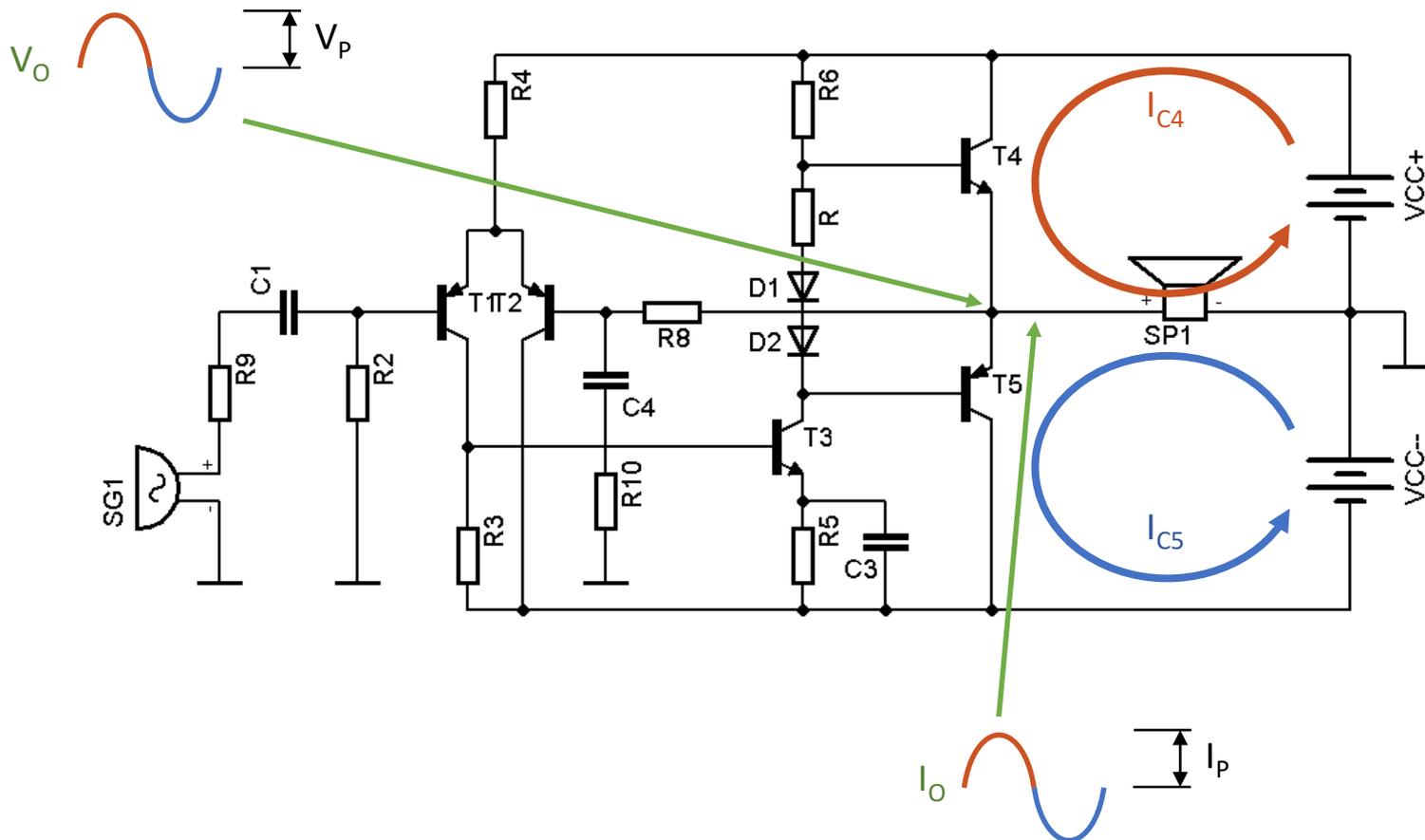
Incluyendo una etapa de salida clase B en el diseño del amplificador

R permite un ajuste preciso de las corrientes de polarización  $I_{CQ4}$  e  $I_{CQ5}$



# Dinámica de la corriente por la carga y los transistores de salida

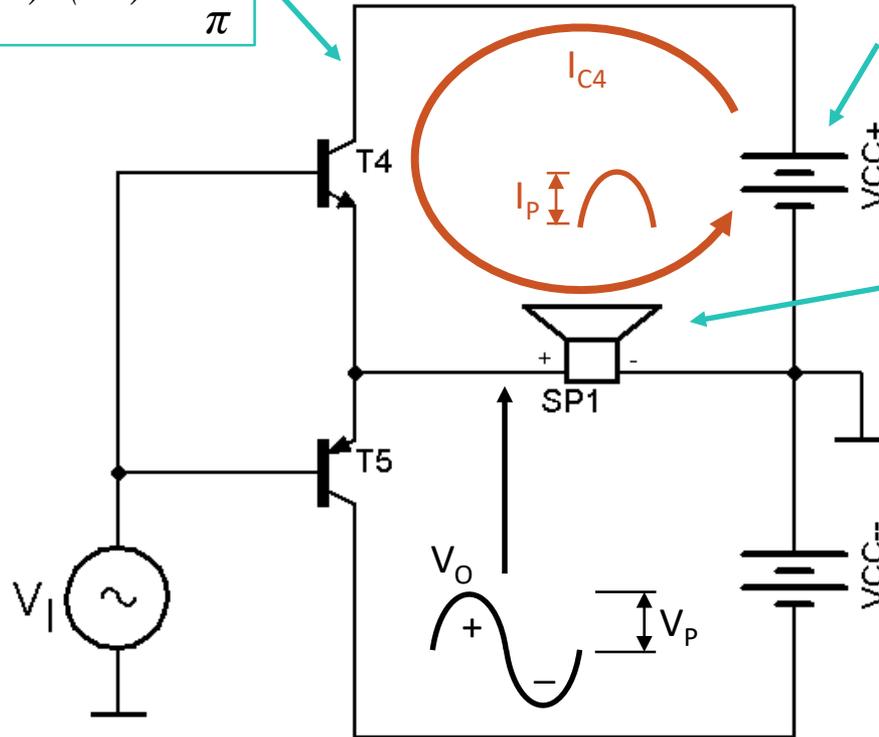
Para una excitación sinusoidal, T4 (T5) conduce solo en el hemiciclo **positivo** (**negativo**)



# Cálculo de la potencia generada en el transistor T4

$$\bar{I}_{C4} = \frac{1}{2\pi} \int_0^\pi I_P \sin(\omega t) d(\omega t) = \frac{I_P}{\pi}$$

$$P_{FUENTE VCC+} = \bar{I}_{C4} V_{CC} = \frac{I_P V_{CC}}{\pi}$$



$$P_{CARGA+} = \frac{I_P^2 R_L}{4}$$

$$P_C = P_{FUENTE VCC+} - P_{CARGA+} = \frac{I_P V_{CC}}{\pi} - \frac{I_P^2 R_L}{4}$$

## Cálculo de la condición de mayor exigencia para disipación de calor en el transistor T4

¿A que amplitud de la tensión de salida corresponde la máxima disipación de potencia en cada transistor?

$$\frac{dP_C}{dI_P} = \frac{d\left(\frac{I_P V_{CC}}{\pi} - \frac{I_P^2 R_L}{4}\right)}{dI_P} = \frac{V_{CC}}{\pi} - \frac{I_P R_L}{2} = 0$$

$$I_P = I_p / PCMAX$$

$$I_P \Big|_{PCMAX} = \frac{2V_{CC}}{\pi R_L}$$

$$V_P = R_L I_P$$

$$V_P \Big|_{PCMAX} = \frac{2}{\pi} V_{CC} = 0,637 V_{CC} \cong 64\% \text{ de } V_{CC}$$

La potencia disipada en cada transistor de salida (T4 o T5 en nuestro ejemplo) puede graficarse en función de la tensión pico de salida así:

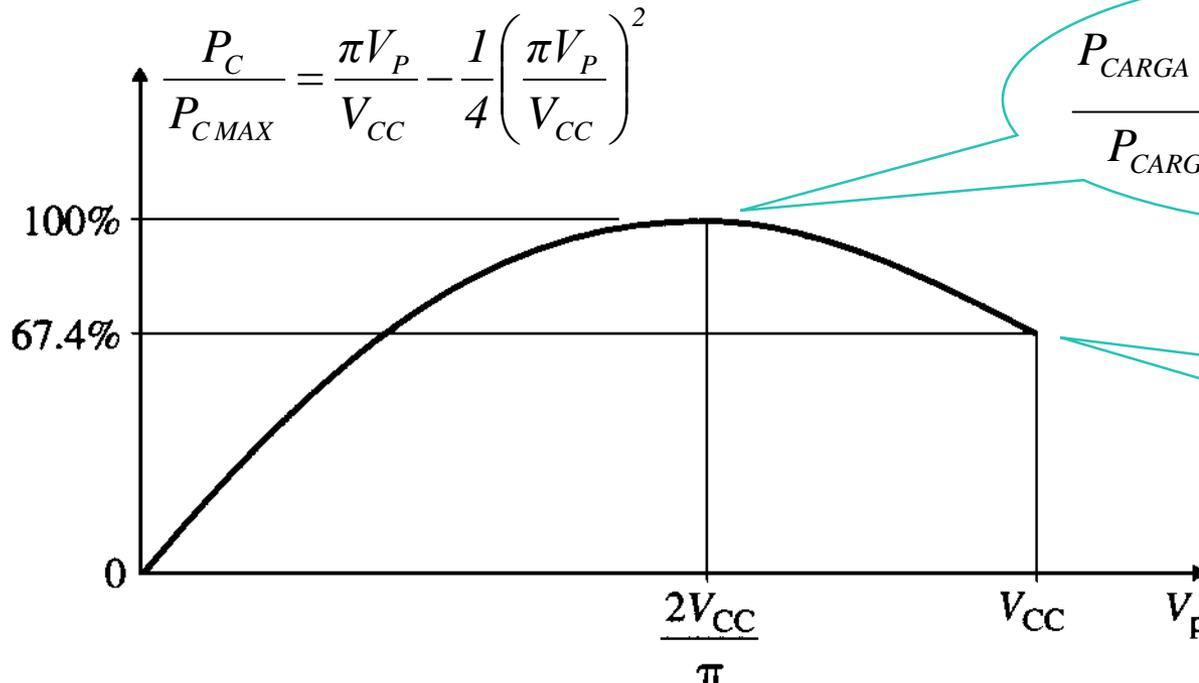
$$P_C = \frac{I_P V_{CC}}{\pi} - \frac{I_P^2 R_L}{4}$$

$$I_P = I_P \Big|_{P_{C\text{MAX}}} = \frac{2V_{CC}}{\pi R_L}$$

$$P_{C\text{MAX}} = \frac{V_{CC}^2}{\pi^2 R_L}$$

Este es el dato para calcular el disipador

Gráfica normalizada de la potencia disipada en cada transistor de salida en función de la tensión pico de salida:



$$\frac{P_{C\text{CARGA}} \Big|_{P_{C\text{MAX}}}}{P_{C\text{CARGA MAX}}} = \frac{4}{\pi^2} = 0,4053 \cong 40\%$$

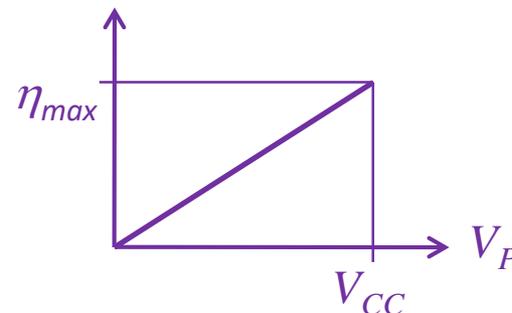
$$P_{C\text{CARGA MAX}} = \frac{V_{CC}^2}{2R_L} \cong 100\%$$

¿Qué eficiencia puede lograrse con la etapa de salida clase B?

$$\eta = \frac{P_{CARGA}}{P_{FUENTE}} = \frac{I_P V_P / 2}{2 I_P V_{CC} / \pi} = \frac{\pi V_P}{4 V_{CC}}$$

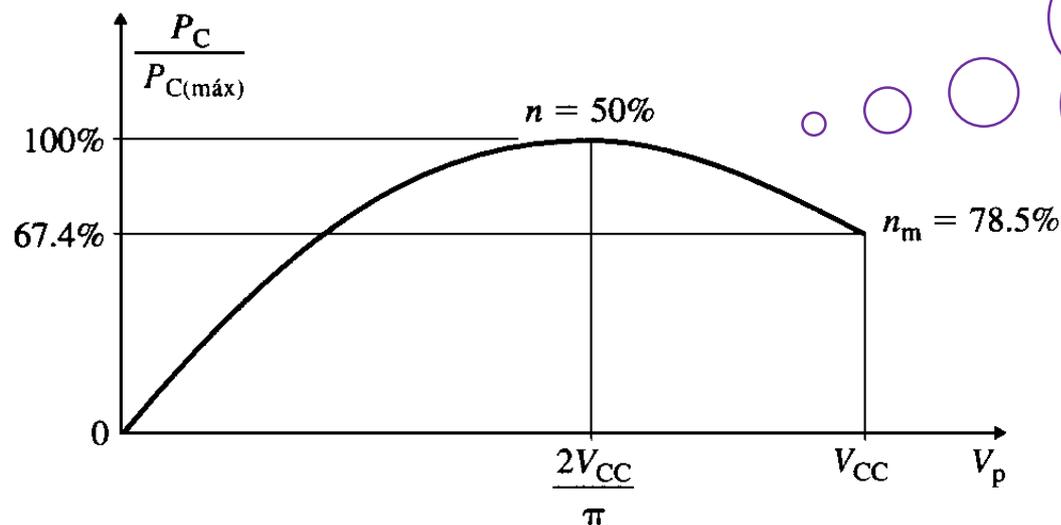
La máxima eficiencia es cuando  $V_p$  se acerca a  $V_{CC}$

$$\eta_{max} = \frac{\pi V_{CC}}{4 V_{CC}} = 0,785 \cong 78\%$$



¿Cómo se relaciona la eficiencia con la potencia disipada en los transistores?

$$\eta \Big|_{P_{CMAX}} = \frac{\pi V_P}{4 V_{CC}} \Big|_{V_P = V_{Pmax}} = \frac{2\pi V_{CC}}{4\pi V_{CC}} = 50\%$$



La máxima potencia disipada en cada transistor se corresponde con 50% de eficiencia